

# TCP/IP 通信を用いた組込みシステムのハードウェア実装

Hardware implementation of embedded systems using the TCP/IP communication

1485002 仲西 篤

(指導教員：木村 誠聡 教授)

## 1. まえがき

201 年現在 IoT(Internet of Things)を用いたシステムが数多く提案されている<sup>1)</sup>。IoT とはありとあらゆる情報機器・端末をインターネットに接続する、という考え方であり、末端の入出力機器等を含めたあらゆる機器をインターネットに接続し、情報収集から機器制御までをインターネットを経由することで情報のやり取り、データの蓄積、機器の制御が行われる。このようなシステムにおいて重要な事柄の一つが入出力機器をインターネットに接続することであり、入力機器からインターネット経由でデータを確実に取得する、もしくは出力機器にインターネット経由で確実にデータを送信することが必要となる。そこで重要となるのがどのようにしてインターネット経由で確実なデータの送受信を行うかである。よって確実に安定し、かつコンパクトにインターネット接続を行うことが望まれる。しかしながら、CPU(Central Processing Unit)を中心とした構成で TCP/IP を用いた組み込みシステムを構築する場合、安定性、安全性及び低消費電力に関する問題が存在する。特に TCP/IP を扱う組み込みシステムでは CPU が担うタスクが多岐に渡るため、通信タスクの優先順位によっては安定した処理を行う事ができない場合がある。更に安定性に関する問題として、TCP が挙げられる。基本的に通信のプロトコルは OSI 参照モデルによって 7 階層に規定されているものの、TCP/IP 階層モデルは 4 つの階層であるために OSI 参照モデルにおける複数の階層機能が TCP/IP 階層モデルでは統合されている、または複数の階層にまたがっているなど OSI 参照モデルに完全に準拠していないために複雑化しているためである。

これらの問題を解決するために TCP/IP の処理を行う部分のみをハードウェア化し、通信の安定および高速化を図った例が存在する<sup>2)</sup>。しかしながらこの例では TCP/IP の処理のみのハードウェア化であり、アプリケーション層にはソフトウェアを利用しているため、CPU が必須となる。また、TCP に関する種々の問題は解決されていない。

本稿では UDP を用いた OSI7 階層に準拠した信頼性を有する高水準プロトコルを提案し、入出力機器を管理する部分を含めた全てを FPGA(Field Programmable Gate Array)を用いてハードウェア化することで安定性、安全性、低消費電力化を確保した CPU を用いない組込みシステムの実現を試みる。

## 2. UDP を用いた高水準プロトコル

組込みシステムにおいて複雑な TCP の処理は最善ではない。これは TCP が OSI7 階層における第 4,5,6 層までの処理を含むためである。そのため TCP はオプションを肥大化させ複雑化している。本稿では TCP を用いず、UDP を用いた信頼性を持つ高水準プロトコルを提案、その上でアプリ

ケーション層を含めた TCP/IP のハードウェア化を目的とする。

UDP を用いた高水準プロトコルに求められるのはデータが確実に到達したか否かを判断するための応答処理を確実に行うことで通信の信頼性を確保することである。よってコネクションの確立を行う処理、データ受信に対する応答処理、切断処理を問題なく行えるプロトコルとして表 1 のヘッダを UDP に追加することを提案する。

表 1. UDP を用いた高水準プロトコルのヘッダ

データ番号(16bit)	状態フラグ(4bit)	MTU値(12bit)
送信元IPv4アドレス(32bit)		
送信元ポート番号(16bit)	宛先ポート番号(16bit)	

このヘッダを用いることで、第 5 層のコネクションの確立、第 6 層のデータの管理を行う。具体的にはデータ番号によって何番目のデータなのかを判断し、状態フラグによってどの状態なのかを把握する。状態フラグを表 2 に示す。

表 2. 状態フラグの詳細

状態フラグ	説明
f	送信側から受信側へコネクション確立のリクエスト
e	受信側が受け取った場合に確認としてeを返す
3	送信側から受信側へデータ送信
2	受信側がデータを受け取った場合に確認として2を返す
1	送信側の最終データかつコネクションの終了を示す
0	受信側が終了を受け取った場合に確認として0を返す
c	受信側から送信側へのコネクション確立のリクエストを促す、送信側は開始可能なら送る

更に送信元 IPv4 アドレスとポート番号を通知することによりコネクションの確立を行う。これらによるフロー制御により TCP と同等の通信を UDP で行うことが可能となる。図 1 に UDP を用いた高水準プロトコルの状態遷移を示す。

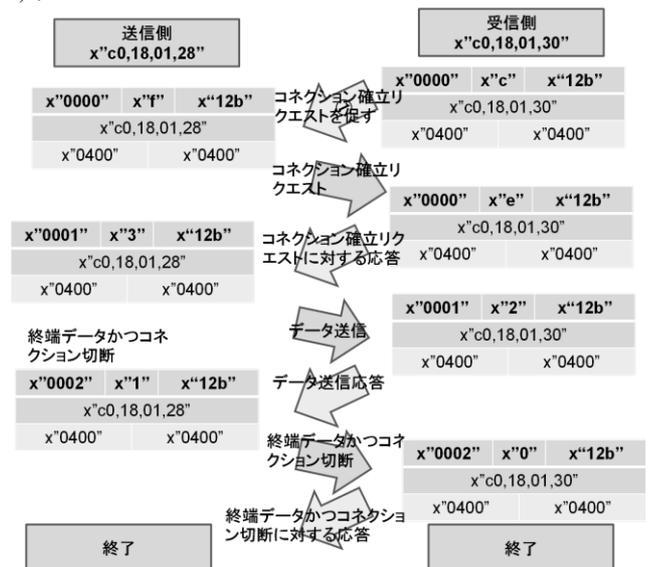


図 1. 高水準プロトコルの状態遷移

図 1 に示したように状態フラグによるフロー管理を行い、パケットの応答がない場合には再送を行うことで通信の信頼性を確保する。

### 3. FPGA を用いたハードウェア実装

1, 2 章で述べた様に TCP を用いずに UDP を用いた高水準プロトコルを用いた上でアプリケーション層を含めた TCP/IP 処理をハードウェア化することで安定的な TCP/IP 通信を用いた組み込みシステムを構築する必要がある。全体のハードウェア構成を図 2 に示す。

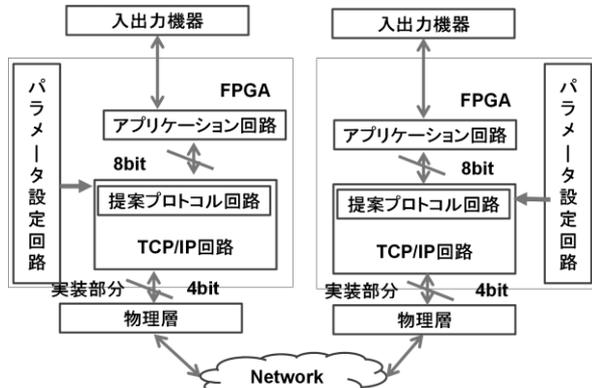


図 2. 全体のハードウェア構成

図 2 に示すように入出力機器を管理するアプリケーション回路, TCP/IP 回路を FPGA に実装する。パラメータ回路は TCP/IP 通信に必要な各種パラメータを動的に変更するための回路である。TCP/IP 回路の構造を図 3 に示す。

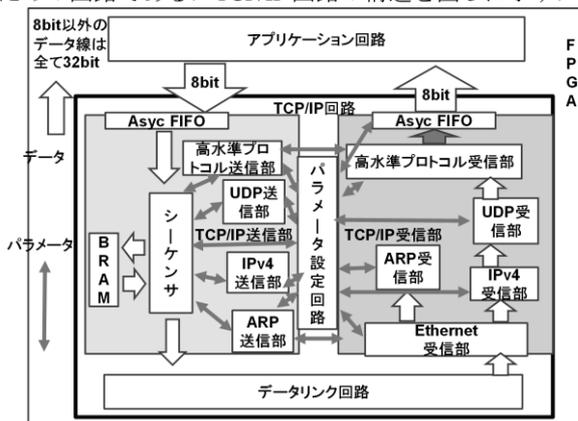


図 3. TCP/IP 回路のハードウェア構成

送信部をシーケンサを用いた構造とすることにより、回路量の少ない構造とすることができる。バッファに送信データを一時格納することでパケットを作成するためのパラメータを取得し、パケットを生成する。

受信部ではヘッダのみを判別し、データを速やかに上位層に転送することでアプリケーション層との境界に存在する Async FIFO のみをバッファとして持つことで回路の縮小化を図っている。

### 4. 開発環境・実装結果

本稿で用いる FPGA は送信部受信部共に図 4 に示す ALTERA 社の Cyclone IV DE2-115 を使い、開発ツールは QuartusII Version11.0 Web Edition であり開発言語は VHDL である。パケットキャプチャツールとして WireShark<sup>3)</sup> を用いる。

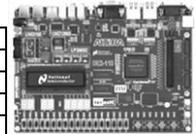
Cyclone IV に 3 章で述べた機能を全て実装したところ、回路容量が送信部は 114,480EL(element)中 4,438EL で 4%, 受信部は 114480EL 中 7,447EL で 7%であり、メモリ量は送

信部が 3,981,312bit 2,187,320bit で 55%, 受信部は 3,981,312bit 中 2,561,712bit で 64%であった。この結果から送信部受信部共に回路容量, メモリ量共に問題が無いことが分かる。ボード全体の静的消費電力は 2.88Wh, 動的消費電力は 0.14Wh であった。また, 表 3 に示すように類似研究<sup>2)</sup>と文献<sup>4)</sup>等の約 95Mbps の転送速度を安定して測定することに成功し, 更に独自プロトコルの提案,実装を行っている。

表 3. 類似研究との比較

	本稿	類似研究 <sup>2)</sup>	文献 <sup>4)</sup>
UDP	○	○	○
IPv4 Fragmentation	○	×	○
Original IP Core	○	×	○
Original IP Protocol	○	×	×

図 4. DE2-115



### 5. 実験結果

図 5 に本研究での実験環境を示す。図 5 のシステムは以前に文献<sup>3)</sup>で作成したシステムを発展させたものである。このシステムはカラー映像の転送, 図 5 上に存在する GPIO を通じたシリアル通信で設定を行い, 映像を取得するカメラモジュールを追加している。実際に二つのカメラの異なる映像が描画されているのが見て取れる。



図 5. 実験環境図

実際に WireShark で受信したパケットの解析結果を図 6 に示す。単体のカメラでは 48Mbps 前後であったためこの実験の転送レートは 70Mbps 前後であり, 二つのカメラからデータを送信できていることがわかる。

Avg. MBit/sec	68.155	68.155	68.155
---------------	--------	--------	--------

図 6. 実験における伝送レート

この実験によりフルハードウェアでの CPU を必要としない信頼性を確保した UDP/IP 通信を実装, 動作, 生成したパケットの妥当性の確認を行う。

### 6. まとめ

本稿では TCP を用いない OSI7 階層に準拠した UDP を用いた信頼性を持つ高水準プロトコルを提案し, それらをハードウェアに実装することで CPU を用いない組み込みシステムを作成した。

今後は様々な組み込みシステムの作成, 検証が課題である。

#### 参考文献

- 1) 日本経済新聞「IoT で人と情報をつなぎ従来のビジネスを変革」PP20-21, 2015 年 12 月 17 日付朝刊。
- 2) 藤田琴子, ベルグシュタインナダグ, 田向権, 関根優年, “WEB アプリに用いる FPGA 用 IP:TCP/IP 回路” 電子情報通信学会技研究報告, VLD2011-91, vol.111, no.398, Jan.2012.
- 3) The WireShark Team : Wireshark-Go Deep., <http://www.wireshark.org/> (2016.2.3).
- 4) Atsushi Nakanishi, Kanata Hatayama, Takuya Onoduka, Tomoaki Kimura, “An Embedded System of TCP/IP Communication by Using FPGA”, 2015 IEEE 4th Global Conference on Consumer Electronics(GCCE 2015), pp.489-492, Sep 2015.